

JP2002009150 A

SEMICONDUCTOR DEVICE, ITS MANUFACTURING METHOD AND
MANUFACTURING EQUIPMENT

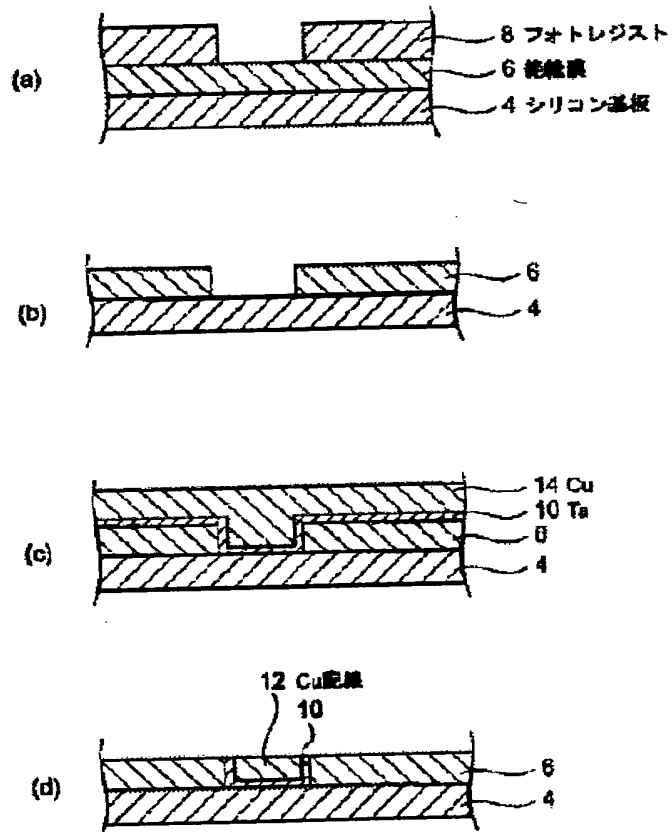
NEC CORP

Inventor(s): OOTO KOICHI ; MATSUI TAKAYUKI

Application No. 2000185275 JP2000185275 JP, Filed 20000620, A1 Published
20020111 Published 20020111

Abstract: PROBLEM TO BE SOLVED: To provide interlayer insulation without producing cohesion on Cu formed by a Damascene method in a semiconductor device.

SOLUTION: The Cu diffusion prevention insulation layer of the multi-layer structure of two layers or more is formed on Cu wiring by a CVD method. Then, the first insulation film 16 of a first layer is formed at a low temperature of 300 - C or less, and the second insulation film 18 of a second layer is formed in the range of 350-450 - C. Thereby the cohesion is not produced on Cu, and during etching, it functions as a protection layer.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-9150

(P2002-9150A)

(43) 公開日 平成14年1月11日 (2002.1.11)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード* (参考)
H 0 1 L 21/768		C 2 3 C 16/30	4 K 0 3 0
C 2 3 C 16/30		16/32	5 F 0 3 3
16/32		16/34	5 F 0 5 8
16/34		16/36	
16/36		H 0 1 L 21/318	M
審査請求 未請求 請求項の数 9 O L (全 6 頁) 最終頁に続く			

(21) 出願番号 特願2000-185275 (P2000-185275)

(22) 出願日 平成12年6月20日 (2000.6.20)

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 大音 光市

東京都港区芝五丁目7番1号 日本電気株式会社内

(72) 発明者 松井 孝幸

東京都港区芝五丁目7番1号 日本電気株式会社内

(74) 代理人 100077827

弁理士 鈴木 弘男

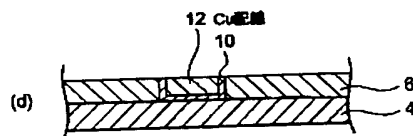
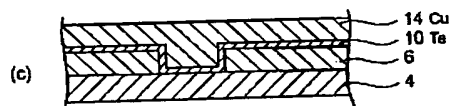
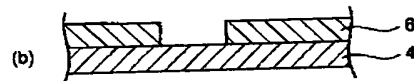
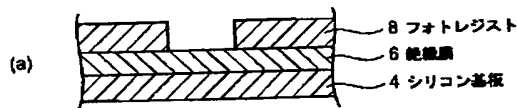
最終頁に続く

(54) 【発明の名称】 半導体装置、その製造方法及び製造装置

(57) 【要約】

【課題】 半導体装置において、ダマシン法により形成したCuに凝集を生じさせない層間絶縁に関する。

【解決手段】 Cu配線にCVD法により2層以上の多層構造のCu拡散防止絶縁層を形成する。そしてその際1層目の第1絶縁膜16を300℃以下の低温で成膜し、第2層目の第2絶縁膜18を350℃から450℃の範囲の高温で成膜することとした。これにより、Cuに凝集を生じさせず、しかもエッチングの際の保護層として機能する。



【特許請求の範囲】

【請求項 1】 ダマシン法で形成される Cu 配線と該 Cu 配線の上層の金属配線との間に形成される層間絶縁膜が、Cu 拡散防止絶縁層と他の絶縁膜の積層構造であり、前記層間絶縁膜に前記 Cu 配線と前記金属配線層とを接続する接続孔をドライエッチングによって開口する際、前記他の絶縁層をエッチングし、フォトリジストを除去した後前記 Cu 拡散防止絶縁層を除去する半導体装置において、前記 Cu 拡散防止絶縁層を 2 層以上の積層構造としたことを特徴とする半導体装置。

【請求項 2】 前記 Cu 拡散防止絶縁層は、CVD 法により 350℃未満の低温で成膜した第 1 絶縁膜と、CVD 法により 350℃以上 450℃以下の範囲の高温で成膜した第 2 絶縁膜の積層構造であることを特徴とする請求項 1 に記載の半導体装置。

【請求項 3】 前記 Cu 拡散防止絶縁層と前記 Cu 配線との間に、Cu 拡散防止絶縁層の密着性を向上させるための前処理を施したことを特徴とする請求項 1 または 2 に記載の半導体装置。

【請求項 4】 前記第 1 絶縁膜は O を含まない絶縁膜であることを特徴とする請求項 1、2、3 のいずれか 1 項に記載の半導体装置。

【請求項 5】 前記請求項 4 に記載の O を含まない第 1 絶縁膜は、SiN、SiC、SiCN、有機膜であることを特徴とする半導体装置。

【請求項 6】 前記第 2 絶縁膜と、該第 2 絶縁膜の上に成膜される前記層間絶縁膜とのドライエッチング選択比が、1:10 以上であることを特徴とする請求項 1～5 のいずれか 1 項に記載の半導体装置。

【請求項 7】 ダマシン法で形成される Cu 配線と該 Cu 配線の上層の金属配線との間に形成される層間絶縁膜が、Cu 拡散防止絶縁層と他の絶縁膜の積層構造であり、前記層間絶縁膜に前記 Cu 配線と前記金属配線層とを接続する接続孔をドライエッチングによって開口する際、前記他の絶縁層をエッチングし、フォトリジストを除去した後前記 Cu 拡散防止絶縁層を除去する半導体装置において、前記 Cu 拡散防止絶縁層を 2 層以上積層することを特徴とする半導体装置の製造方法。

【請求項 8】 前記 Cu 拡散防止絶縁層は、CVD 法により 350℃未満の低温で成膜した第 1 絶縁膜と、CVD 法により 350℃以上 450℃以下の範囲の高温で成膜した第 2 絶縁膜の積層構造であることを特徴とする請求項 7 に記載の半導体装置の製造方法。

【請求項 9】 Cu 配線上に Cu 拡散防止絶縁層を形成する半導体の製造装置において、第 1 層目の Cu 拡散防止絶縁層を 350℃未満の低温で成膜し、第 2 層目の Cu 拡散防止絶縁層を 350℃以上 450℃以下の範囲の高温で成膜するための機能を有することを特徴とする半

導体装置の製造装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体装置、その製造方法、製造装置において、Cu 配線とその上の金属配線の間に形成される層間絶縁膜に関し、特に、Cu 拡散防止絶縁層に関する。

【0002】

【従来の技術】IC の製造分野では、デバイスの高速化、高集積化にともない、デバイス設計ルール of 縮小化が進んできている。デバイスの縮小化にともない、配線サイズと配線間隔も縮小化が進むため、配線抵抗や配線間寄生容量が増加していく傾向にある。

【0003】配線抵抗や配線間寄生容量が増加すると RC 時定数が大きくなり、信号の伝播速度の低下がデバイスの高速化をおこなう上で問題となってきた。配線間の寄生容量は、配線の面積、配線間の絶縁膜の比誘電率に比例し、配線間隔に反比例して増加する。このため、デバイスのデザインを変更せずに寄生容量を減少する方法としては、絶縁膜の比誘電率を下げるのが有効である。

【0004】近年、配線間容量低減のため、従来の SiO₂ よりも比誘電率の低い SiOF 等各種低誘電率の層間絶縁膜が検討されてきている。一方、配線抵抗を低減するためには、配線材料として広く用いられてきた Al よりも比抵抗の低い Cu を配線材料として用いた技術、製品が普及してきている。

【0005】Cu を配線材料として用いる場合、ドライエッチングによる Cu の微細加工が困難なことから、通常、図 4 に示すようなダマシン配線構造が一般的に広く使われている。ダマシン配線の形成方法は、まず、層間膜 20 に溝を形成し、バリヤメタル 10 と Cu で溝埋め込みをおこなってから、CMP により絶縁膜上の余分な Cu とバリヤメタルを除去して Cu 配線 14 を形成する。

【0006】ダマシン配線形成後、層間絶縁膜を形成する場合、Cu が SiO₂ と容易に反応して拡散してしまうため、通常は拡散防止絶縁膜として SiH₄ と NH₃ と N₂ を用いた平行平板型プラズマ CVD による SiN 膜 52 を Cu 上に 50～100 nm 程度成膜してから、SiO₂ 等の絶縁膜 20 を成膜している。

【0007】この場合、SiN は Cu の拡散防止のためだけではなく、例えば、Cu のダマシン配線上にビアホールを開口する際、Cu 表面が SiO₂ のエッチングや O₂ レジストアッシングの雰囲気中に晒されるのを防止するため、SiO₂ のエッチングストップ層としての役割も担うことになる。このように Cu 上に成膜される SiN 膜 52 は Cu の拡散防止とエッチングストップ層としての機能が求められている。

【0008】

【発明が解決しようとする課題】 1. 通常、Cu上にSiNを成膜する際、成膜温度は400℃程度あるので、基板温度の上昇にともないCuの凝集が起こりやすくなり、Cu表面のモロロジーが劣化する。このため、Cuの凝集を抑えた拡散防止絶縁層の形成が必要となる。

【0009】 2. Cuの凝集を抑制する方法の1つとしては成膜温度の低温化があるが、成膜温度を低温化すると、SiNの膜質が密度の低い疎な絶縁膜となる。密度の低い絶縁膜になるとSiO₂とのエッチング選択比が低下してしまい、SiNがエッチングストップ層としての役割を果たせなくなる。このため、拡散防止絶縁膜には絶縁膜とのエッチング選択比を保つための緻密な膜が必要である。

【0010】 本発明の目的は、半導体装置、その製造方法、製造装置において、Cuの凝集がおこらず、かつ絶縁膜との十分なエッチング選択比を有する層間絶縁膜が形成された半導体、そのための製造方法、製造装置を提供することである。

【0011】

【課題を解決するための手段】 本発明にかかる半導体装置は、ダマシン法で形成されるCu配線とその上層の金属配線との間に形成される層間絶縁膜が、Cu拡散防止絶縁層と他の絶縁膜の積層構造であり、しかも層間絶縁膜にCu配線と上層の金属配線層との接続孔をドライエッチングによって開口する際に、接続孔をCu拡散防止絶縁層まで形成し、フォトリソを除去した後Cu拡散防止絶縁層を除去するようにした半導体装置において、前記Cu拡散防止絶縁層を2層以上の積層構造とした。

【0012】 また前記Cu拡散防止絶縁層は、CVD法により350℃未満の低温で成膜した第1絶縁膜と、CVD法により350℃以上450℃以下の範囲の高温で成膜した第2絶縁膜の積層構造であることとした。

【0013】 Cu拡散防止絶縁層と前記Cu配線との間に、Cu拡散防止絶縁層の密着性を向上させるための前処理を施すこととした。前処理としては、例えばCu表面の酸化層を還元するための処理等である。前記第1絶縁膜はOを含まない絶縁膜であることとした。Oを含まない第1絶縁膜は、SiN、SiC、SiCN、有機膜であることとした。

【0014】 前記第2絶縁膜と、該第2絶縁膜の上に成膜される前記層間絶縁膜とのドライエッチング選択比が、1:10以上であることとした。

【0015】 ダマシン法で形成されるCu配線と該Cu配線の上層の金属配線との間に形成される層間絶縁膜が、Cu拡散防止絶縁層と他の絶縁膜の積層構造であり、前記層間絶縁膜に前記Cu配線と前記金属配線層とを接続する接続孔をドライエッチングによって開口する際、前記他の絶縁層をエッチングし、フォトリソを除去した後前記Cu拡散防止絶縁層を除去する半導体装

置において、前記Cu拡散防止絶縁層を2層以上積層することとして半導体装置の製造方法を構成した。

【0016】 前記Cu拡散防止絶縁層は、CVD法により350℃未満の低温で成膜した第1絶縁膜と、CVD法により350℃以上450℃以下の範囲の高温で成膜した第2絶縁膜の積層構造であることとした半導体装置の製造方法。

【0017】 Cu配線上にCu拡散防止絶縁層を形成する半導体の製造装置において、第1層目のCu拡散防止絶縁層を350℃未満の低温で成膜し、第2層目のCu拡散防止絶縁層を350℃以上450℃以下の範囲の高温で成膜するための機能を有することとして半導体装置の製造装置を構成した。

【0018】 このようにCu上に成膜する第1絶縁膜のSiNを350℃未満の低温でおこなうことにより、Cuの凝集反応を抑え、且つ、第2絶縁膜のSiNを350℃以上450℃以下の範囲の高温でおこなうことで、エッチストップ層としての機能の高い、多層構造のCu拡散防止絶縁層を形成できる。

【0019】

【発明の実施形態】 以下、本発明にかかる半導体装置の一実施形態を説明する。

【0020】 図1、図2、図3に半導体装置の製造方法を示す。まず、図1(a)に示すようにデバイス素子を有するシリコン基板4上にプラズマCVD法によりSiO₂絶縁膜6を500nm成膜する。次にフォトリソ8を塗布し、フォトリソグラフィにより、溝配線用パターンを形成する。次に図1(b)に示すようにドライエッチング技術により、絶縁膜6をエッチングし溝を形成した後、O₂ドライアッシングとウェット剥離によりフォトリソ8を除去する。次にバリヤメタルとしてTa10を50nm、Cuメッキのシード層としてスパッタリング法によりCu膜を100nm、シリコン基板4の全面に成膜する。

【0021】 次に電界メッキ法によりCu14で溝を埋め込んでから、400℃の熱処理によりCuのアニール処理をおこなう。それから、図1(d)に示すようにCMP法により絶縁膜6上のCu14とTa10を除去し、Cu配線12を形成する。

【0022】 次に、図2(a)に示すように、枚様式の平行平板型CVD装置を用いて、成膜温度300℃、SiH₄流量50sccm、NH₃流量30sccm、N₂流量2000sccm、成膜圧力4Torr、RFパワー400Wの条件で、第1絶縁膜16としての低温成膜の拡散防止絶縁層SiNを20nm成膜する。次に別の成膜室を用いて、成膜温度400℃で、SiH₄流量50sccm、NH₃流量30sccm、N₂流量2000sccm、成膜圧力4Torr、RFパワー400Wの条件で、第2絶縁膜18としての高温成膜の拡散防止絶縁層SiNを30nm成膜する。それから、第2図

(b) に示すようにプラズマCVD法により SiO_2 膜を500nm成膜し、Cu配線14上にその他の絶縁膜としての絶縁膜20を形成した。第1絶縁膜16と第2絶縁膜18と絶縁膜20で、層間絶縁膜を構成する。

【0023】次に、絶縁膜20等からなる層間絶縁膜にビアホールを形成する点について説明する。図2(c)に示すように、フォトリソグラフィによりビアホール開口のためのパターンを、フォトレジスト22で形成し、 C_4F_8 、Ar、 O_2 を用いたドライエッチングにより、絶縁膜20である SiO_2 膜のエッチングをおこなう。この場合、絶縁膜20と第2絶縁膜18のCu拡散防止絶縁膜のエッチング選択比が10以上になるようにエッチング条件を決定し、第2絶縁膜18のCu拡散防止絶縁膜が絶縁膜20のエッチングのエッチストップ層となるようにする。

【0024】次に、図3(a)に示すように、 O_2 アッシングとウェット剥離液を用いたレジスト剥離技術により、フォトレジスト22を除去する。この際、第1絶縁膜16と、第2絶縁膜18は、Cu配線14表面が O_2 プラズマ等に晒されることによる酸化やエッチングを防止する。

【0025】それから、図3(b)に示すように、 C_4F_8 、Arを用いたドライエッチングにより第1絶縁膜16、第2絶縁膜18のCu拡散防止絶縁膜層をエッチングし、ビア孔30を形成する。次に、図3(c)に示すように、TiN11を50nm成膜してからW(タングステン)32を700nm形成し、ビア孔30にW32を充填し、層間絶縁膜20の余剰W32とTiN11とをCMP技術により除去し、Cu配線14とのビアコンタクトを形成した。

【0026】ここでは、第1絶縁膜16と、第2絶縁膜18の拡散防止絶縁層としてSiNを用いたが、第1絶縁膜16がSiC、SiCN、有機膜などのCuと反応せず、Cuの拡散防止の役割を果たす絶縁膜であれば良い。また、絶縁膜として SiO_2 を用いたが、ポーラスシリカや有機膜、HSQ、MSQなどの SiO_2 よりも比誘電率の低い絶縁膜を用いても良い。

【0027】(他の実施形態)本実施形態では、まず、上記実施形態と同一の方法によりCu溝配線を形成する。次に平行平板型プラズマCVD装置を用いて、まず、Cu表面の酸化層を還元するため処理温度300℃、 N_2 流量500sccm、 NH_3 流量500sccm、圧力4Torr、RFパワー200Wの条件でプラズマ前処理をおこなってから、上記と同一条件にて第1絶縁膜16としての拡散防止絶縁層SiNを20nm成膜する。

【0028】次に別のCVD装置を用いて、成膜温度400℃の条件で第2絶縁膜18としての拡散防止絶縁層としてSiCを30nm成膜する。次に絶縁膜20として平行平板型プラズマCVD装置により SiO_2 を50

0nm成膜し、Cu配線14上に絶縁膜20を形成した。

【0029】ここでは、Cu酸化層還元のための前処理を300℃でおこなっているが、350℃未満でCuの凝集が抑制できればよい。また、ここではプラズマ前処理をおこなっているが、 NH_3 や H_2 などの還元ガス雰囲気での熱処理でも良い。また、前処理のためのガスとして N_2 と NH_3 を用いたが H_2 のみ、 NH_3 のみ、あるいは N_2 や H_2 、 NH_3 の混合ガス雰囲気でも、Cu表面の酸化層を還元できれば特にガス種は規定しない。また、プラズマ前処理をおこなう処理室を、SiN成膜室とは別に設けても良い。

【0030】また、ここでは第1絶縁膜16のCu拡散防止絶縁層としてSiNを、第2絶縁膜18のCu拡散防止絶縁層としてSiCを用いたが、その他、SiCNや有機膜、SiONのように第1絶縁膜16と第2絶縁膜18の拡散防止絶縁層は、必ずしも同じ膜組成である必要はなく、絶縁膜20とのエッチング選択比を所定値以上有していれば特に規定しない。また、ここでは2層構造のCu拡散防止絶縁層を形成しているが、2層以上の多層構造であれば特に規定しない。

【0031】更に、製造装置としては、第1絶縁膜16を300℃程度の温度で成膜し、第2絶縁膜18を400℃程度の温度で成膜するように、CVD装置を構成した。製造装置としてのその他の構成は従来と同様でよい。

【0032】

【発明の効果】第1の効果は、Cu配線におけるCuの凝集を抑制することができる。その理由は、第1絶縁膜のSiNを350℃未満の低温で成膜することにより、Cuの凝集が抑制されるためである。

【0033】第2の効果は、絶縁膜とCu拡散防止絶縁層(例えば SiO_2 とSiN)のエッチング選択比を向上できる。その理由は、第2絶縁膜の成膜温度を350℃以上450℃以下の範囲の高温でおこなうことにより350℃未満の温度で成膜した場合より緻密で膜質の良好なCu拡散防止絶縁層を成膜できるためである。

【図面の簡単な説明】

【図1】(a)、(b)、(c)、(d)は、本発明にかかる半導体装置の製造過程を示す図である。

【図2】(a)、(b)、(c)、(d)は、本発明にかかる半導体装置の製造過程を示す図である。

【図3】(a)、(b)、(c)は、本発明にかかる半導体装置の製造過程を示す図である。

【図4】従来例の説明図である。

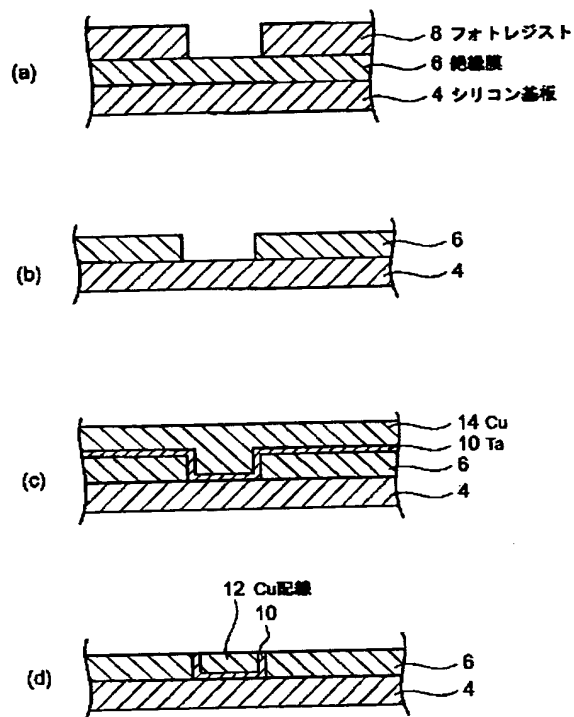
【符号の説明】

- 4 シリコン基板
- 6 絶縁膜
- 8、22 フォトレジスト
- 10、11 Ta

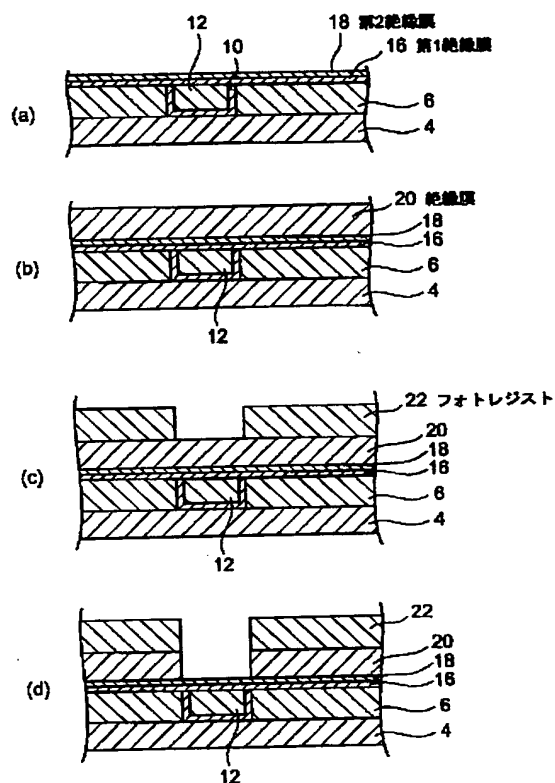
12 Cu配線
14 Cu
16 第1絶縁膜
18 第2絶縁膜

20 絶縁膜
30 ピア孔
32 W
52 SiN膜

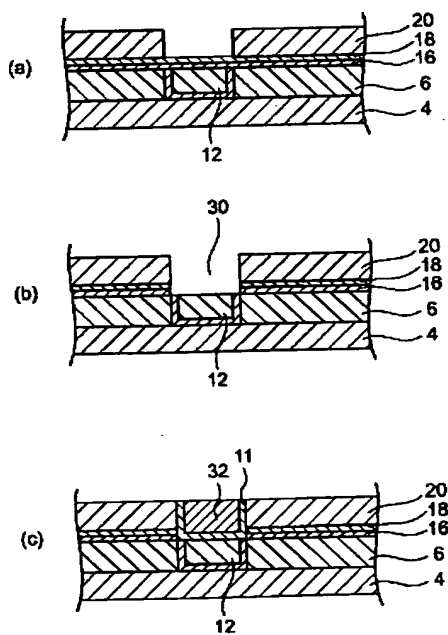
【図1】



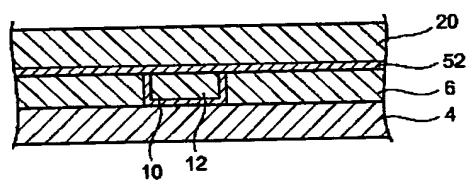
【図2】



【図3】



【図4】



フロントページの続き

(51) Int. Cl.⁷

識別記号

F I

テーマコード (参考)

H O 1 L 21/318

H O 1 L 21/90

M

21/3205

21/88

M

F ターム (参考) 4K030 AA06 AA18 BA37 BA40 BA41
BB12 BB13 HA04 JA10 LA02
LA15
5F033 JJ19 JJ33 KK11 KK21 MM01
MM12 MM13 NN06 NN07 PP15
PP27 PP33 QQ09 QQ10 QQ11
QQ13 QQ21 QQ25 QQ37 QQ48
QQ73 RR01 RR04 RR06 RR21
SS02 SS15 TT02 XX00
5F058 BA20 BD01 BD10 BE10 BF07
BF23 BF30 BF37 BF39 BJ02